



(12)发明专利申请

(10)申请公布号 CN 108877645 A

(43)申请公布日 2018.11.23

(21)申请号 201810820707.5

(22)申请日 2018.07.24

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 玄明花 岳晗 杨明 丛宁
陈小川

(74)专利代理机构 北京天昊联合知识产权代理
有限公司 11112
代理人 柴亮 张天舒

(51) Int. Cl.
G09G 3/32(2016.01)

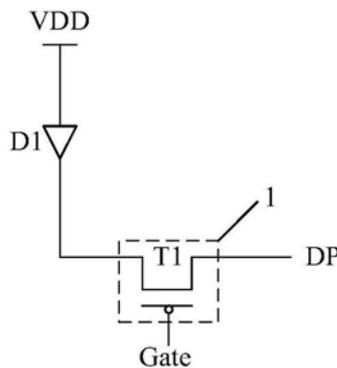
权利要求书2页 说明书7页 附图3页

(54)发明名称

像素电路及其驱动方法、显示面板、拼接屏

(57)摘要

本发明提供一种像素电路及其驱动方法、显示面板、拼接屏,属于显示技术领域。本发明的像素电路,包括:开关单元和发光二极管;其中,所述发光二极管具有接收第一电源电压的第一极,以及接收第二电源电压的第二极;所述开关单元响应于扫描信号,通过显示信号控制所述发光二极管的发光状态。较现有的显示面板中的发光二极管的驱动而言,将本发明中的像素电路应用至显示面板中可以减少布线,从而可以实现显示面板的窄边框设计,而且还可以将应用本发明的像素电路的显示面板应用至拼接屏中,实现大尺寸高分辨率的面板。



1. 一种像素电路,其特征在于,包括:开关单元和发光二极管;其中,
所述发光二极管具有接收第一电源电压的第一极,以及接收第二电源电压的第二极;
所述开关单元响应于扫描信号,通过显示信号控制所述发光二极管的发光状态。
2. 根据权利要求1所述的像素电路,其特征在于,所述开关单元包括:开关晶体管;其中,
所述开关晶体管的第一极连接显示信号线,第二极连接所述发光二极管的第二极,控制极连接扫描线。
3. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括:发光控制单元;
所述发光控制单元响应于所述显示信号,用于将第二电源电压耦合至所述发光二极管的第二极。
4. 根据权利要求3所述的像素电路,其特征在于,所述发光控制单元包括:发光控制晶体管;其中,
所述发光控制晶体管的第一极连接所述发光二极管的第二极,第二极连接第二电源电压端,控制极连接所述开关单元。
5. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括:复位单元;
所述复位单元响应于复位信号,用于将重置信号耦合至所述发光二极管的第二极。
6. 根据权利要求5所述的像素电路,其特征在于,所述复位单元包括:复位晶体管;其中,
所述复位晶体管的第一极连接重置信号线,第二极连接所述发光二极管的第二极,控制极连接复位信号线。
7. 根据权利要求1所述的像素电路,其特征在于,所述发光二极管的第一极连接第一电源电压端,第二极连接所述开关单元。
8. 根据权利要求1所述的像素电路,其特征在于,所述发光二极管包括:迷你发光二极管。
9. 一种如权利要求1-8中任一项所述的像素电路的驱动方法,其特征在于,包括:
通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制发光二极管的发光状态。
10. 根据权利要求9所述的像素电路的驱动方法,其特征在于,所述像素电路包括:发光控制单元,所述通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制发光二极管的发光状态的步骤包括:
通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制所述发光控制单元的开启时间,并通过第二电源电压控制所述发光二极管的发光状态。
11. 根据权利要求9所述的像素电路的驱动方法,其特征在于,所述像素电路包括:复位单元;所述像素电路的驱动方法还包括:
通过复位信号控制所述复位单元打开,并通过重置电压对所述发光二极管进行复位。
12. 一种像素电路,其特征在于,包括:开关晶体管、发光控制晶体管、复位晶体管、发光二极管;其中,
所述开关晶体管的第一极连接显示信号线,第二极连接所述发光二极管的第二极,控制极连接扫描线;

所述发光控制晶体管的第一极连接所述发光二极管的第二极,第二极连接第二电源电压端,控制极连接所述开关晶体管的第二极;

所述复位晶体管的第一极连接重置信号线,第二极连接所述发光二极管的第二极,控制极连接复位信号线;

所述发光二极管的第一极连接第一电源电压端,第二极连接所述发光控制晶体管的第一极和所述复位晶体管的第二极。

13. 一种显示面板,其特征在于,包括:包括交叉设置的多条扫描线和多条显示信号线,且在二者交叉位置限定出像素单元,在每个所述像素单元中均设置有像素电路;其中,所述像素电路包括权利要求1-8、12中任一项所述的像素电路;

位于同一行的所述像素电路中的开关单元连接同一条所述扫描线;位于同一列的所述像素电路中的开关单元连接同一条所述显示信号线。

14. 一种拼接屏,其特征在于,所述拼接屏由多个显示面板拼接形成;其中,所述显示面板为权利要求13中所述的显示面板。

像素电路及其驱动方法、显示面板、拼接屏

技术领域

[0001] 本发明属于显示技术领域,具体涉及一种像素电路及其驱动方法、显示面板、拼接屏。

背景技术

[0002] LED发光二极管相比OLED耐高电流、实现更高亮度等特点,可大范围应用于户外显示、大型显示等要求高亮度、耐长时间驱动的的显示应用中。

[0003] 但LED的致命缺点是,不同电流下发光光谱的主波峰会偏移,故现有的LED显示或LED发光二极管都采用PWM的方式来进行PM(被动式)驱动。但PM驱动应用于分辨率较高和较大尺寸显示时,出现信号线多无法进行窄边框化的问题。

发明内容

[0004] 本发明旨在至少解决现有技术中存在的技术问题之一,提供一种有利于显示面板实现窄边框设计的像素电路及其驱动方法、显示面板、拼接屏。

[0005] 解决本发明技术问题所采用的技术方案是一种像素电路,包括:开关单元和发光二极管;其中,

[0006] 所述发光二极管具有接收第一电源电压的第一极,以及接收第二电源电压的第二极;

[0007] 所述开关单元响应于扫描信号,通过显示信号控制所述发光二极管的发光状态。

[0008] 优选的是,所述开关单元包括:开关晶体管;其中,

[0009] 所述开关晶体管的第一极连接显示信号线,第二极连接所述发光二极管的第二极,控制极连接扫描线。

[0010] 优选的是,所述像素电路还包括:发光控制单元;

[0011] 所述发光控制单元响应于所述显示信号,用于将第二电源电压耦合至所述发光二极管的第二极。

[0012] 优选的是,所述发光控制单元包括:发光控制晶体管;其中,

[0013] 所述发光控制晶体管的第一极连接所述发光二极管的第二极,第二极连接第二电源电压端,控制极连接所述开关单元。

[0014] 优选的是,所述像素电路还包括:复位单元;

[0015] 所述复位单元响应于复位信号,用于将重置信号耦合至所述发光二极管的第二极。

[0016] 优选的是,所述复位单元包括:复位晶体管;其中,

[0017] 所述复位晶体管的第一极连接重置信号线,第二极连接所述发光二极管的第二极,控制极连接复位信号线。

[0018] 优选的是,所述发光二极管的第一极连接第一电源电压端,第二极连接所述开关单元。

- [0019] 优选的是,所述发光二极管包括:迷你发光二极管。
- [0020] 解决本发明技术问题所采用的技术方案是一种上述像素电路的驱动方法,包括:
- [0021] 通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制发光二极管的发光状态。
- [0022] 优选的是,所述像素电路包括:发光控制单元,所述通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制发光二极管的发光状态的步骤包括:
- [0023] 通过扫描信号控制开关单元打开,根据所写入至所述开关单元的显示信号控制所述发光控制单元的开启时间,并通过第二电源电压控制所述发光二极管的发光状态。
- [0024] 优选的是,所述像素电路包括:复位单元;所述像素电路的驱动方法还包括:
- [0025] 通过复位信号控制所述复位单元打开,并通过重置电压对所述发光二极管进行复位。
- [0026] 解决本发明技术问题所采用的技术方案是一种像素电路,包括:开关晶体管、发光控制晶体管、复位晶体管、发光二极管;其中,
- [0027] 所述开关晶体管的第一极连接显示信号线,第二极连接所述发光二极管的第二极,控制极连接扫描线;
- [0028] 所述发光控制晶体管的第一极连接所述发光二极管的第二极,第二极连接第二电源电压端,控制极连接所述开关晶体的第二极;
- [0029] 所述复位晶体管的第一极连接重置信号线,第二极连接所述发光二极管的第二极,控制极连接复位信号线;
- [0030] 所述发光二极管的第一极连接第一电源电压端,第二极连接所述发光控制晶体管的第一极和所述复位晶体的第二极。
- [0031] 解决本发明技术问题所采用的技术方案是一种显示面板,包括:包括交叉设置的多条扫描线和多条显示信号线,且在二者交叉位置限定出像素单元,在每个所述像素单元中均设置有像素电路;其中,所述像素电路包括上述的任一像素电路;
- [0032] 位于同一行的所述像素电路中的开关单元连接同一条所述扫描线;位于同一列的所述像素电路中的开关单元连接同一条所述显示信号线。
- [0033] 解决本发明技术问题所采用的技术方案是一种拼接屏,所述拼接屏由多个显示面板拼接形成;其中,所述显示面板为上述显示面板。
- [0034] 本发明具有如下有益效果:
- [0035] 由于本发明中的像素电路中增加了开关单元,因此将本实施例中的像素电路应用至显示面板中时,可以将位于同一行的像素电路中的开关单元连接同一条扫描线,将位于同一列的像素电路的开关单元连接同一条显示信号线。这样一来,通过对扫描线逐行输入扫描信号,控制位于同一行的像素电路中的开关单元的打开,再根据写入至显示信号线上的显示信号控制与之连接像素电路中的发光二极管的显示状态。较现有的显示面板中的发光二极管的驱动而言,将本发明中的像素电路应用至显示面板中可以减少布线,从而可以实现显示面板的窄边框设计,而且还可以将应用本发明的像素电路的显示面板应用至拼接屏中,实现大尺寸高分辨率的面板。

附图说明

- [0036] 图1为本发明的实施例1的像素电路的示意图；
- [0037] 图2为本发明的实施例1、2的像素电路的示意图；
- [0038] 图3为图2的像素电路的驱动时序图；
- [0039] 图4为本发明的实施例3的显示面板的结构示意图；
- [0040] 图5为图4的显示面板的驱动时序图。
- [0041] 其中附图标记为：1、开关单元；2、发光控制单元；3、复位单元；T1、开关晶体管；T2、发光控制晶体管；T3、复位晶体管；D1、发光二极管；VDD、第一电源电压端；VSS、第二电源电压端；Gate、扫描线DP、显示信号线；DN、复位信号线；VGH、重置信号线。

具体实施方式

[0042] 为使本领域技术人员更好地理解本发明的技术方案，下面结合附图和具体实施方式对本发明作进一步详细描述。

[0043] 本发明实施例中的所采用的晶体管可以为薄膜晶体管或场效应管或其他特性的相同器件，由于采用的晶体管的源极和漏极在一定条件下是可以互换的，所以其源极、漏极从连接关系的描述上是没有区别的。在本发明实施例中，为区分晶体管的源极和漏极，将其中一极称为第一极，另一极称为第二极，栅极称为控制极。此外按照晶体管的特性区分可以将晶体管分为N型和P型，以下实施例中是以晶体管为P型晶体管进行说明的。当采用P型晶体管时，第一极为P型晶体管的源极，第二极为P型晶体管的漏极，栅极输入低电平时，源漏极导通，N型相反。可以想到的是，采用晶体管为N型晶体管实现是本领域技术人员可以在没有付出创造性劳动前提下轻易想到的，因此也是在本发明实施例的保护范围内的。

[0044] 其中，本实施例中所采用的发光二极管优先的为迷你发光二极管(mini LED)，而发光二极管的第一极和第二极中的一者为阴极，另一者为阳极，在本实施例中以第一极为阳极，第二极为阴极为例进行说明。

[0045] 实施例1：

[0046] 结合图1所示，本实施例提供一种像素电路，包括：发光二极管D1和开关单元1，其中，发光二极管D1具有阳极和阴极，该发光二极管D1的阳极用以接收第一电源电压，开关单元1响应于扫描信号，在显示控制信号的控制下，控制发光二极管D1的阴极所接收到的第二电源电压，以控制发光二极管D1的发光状态。

[0047] 由于本实施例中的像素电路中增加了开关单元1，因此将本实施例中的像素电路应用至显示面板中时，可以将位于同一行的像素电路中的开关单元1连接同一条扫描线Gate，将位于同一列的像素电路的开关单元1连接同一条显示信号线DP。这样一来，通过对扫描线Gate逐行输入扫描信号，控制位于同一行的像素电路中的开关单元1的打开，再根据写入至显示信号线DP上的显示信号控制与之连接像素电路中的发光二极管D1的显示状态。较现有的显示面板中的发光二极管D1的驱动而言，将本实施例中的像素电路应用至显示面板中可以减少布线，从而可以实现显示面板的窄边框设计，而且还可以将应用本实施例的像素电路的显示面板应用至拼接屏中，实现大尺寸高分辨率的面板。

[0048] 对于上述的像素电路的驱动，本实施例具体可以采用下述驱动方法进行驱动，通过扫描信号控制开关单元1打开，根据所写入至开关单元1的显示信号控制发光二极管D1的发光状态。

[0049] 其中,本实施例的像素电路中的开关单元1优选为开关晶体管T1,该开关晶体管T1的源极连接显示信号线DP,第二极连接发光二极管D1的第二极,栅极连接扫描线Gate。

[0050] 具体的,当扫描线Gate上所写入的扫描信号为低电平信号时,开关晶体管T1打开,此时发光显示信号线DP上所写入的显示信号则可以写入至发光二极管D1的阴极,也即显示信号作为第二电源电压,控制发光二极管D1进行发光,与此同时,可以通过时序控制单元控制显示信号的写入时间,以控制发光二极管D1所显示的亮度和灰阶。

[0051] 其中,本实施例中的像素电路还包括:发光控制单元2;该发光控制单元2响应于显示信号用于将第二电源电压耦合至发光二极管D1的阴极。

[0052] 当像素电路中发光控制单元2时,本实施例中的像素电路的驱动方法还可以包括,通过扫描信号控制像素电路中的开关单元1打开,将显示信号传输至发光控制单元2,并控制发光控制单元2打开,此时第二电源电压则可以通过发光控制单元2传输至发光二极管D1的阴极,控制发光二极管D1发光。

[0053] 具体的,发光控制单元2包括:发光控制晶体管T2;其中,该发光控制晶体管T2的源极连接发光二极管D1的阴极,漏极连接第二电源电压端VSS,栅极连接开关单元1。此时,当开关单元1打开时,显示信号为低电平信号,此时则控制发光控制晶体管T2打开,与此同时,第二电源电压端VSS所提供的第二电源电压则可以通过发光控制晶体管T2传输至发光二极管D1的阴极,以使发光二极管D1进行发光。当然,此时同样可以通过时序控制单元控制显示信号的写入时间,以控制第二电源电压写入的时间,从而控制发光二极管D1所显示的亮度和灰阶。

[0054] 其中,本实施例中的像素电路还包括:复位单元3;该复位单元3响应于复位信号用于将重置信号耦合至发光二极管D1的阴极。

[0055] 当本实施例中的像素电路包括上述的复位单元3是,本实施例中的像素电路的驱动方法还包括:通过复位信号控制复位单元3打开,并通过重置电压对发光二极管D1进行复位。

[0056] 具体的,本实施例中的复位单元3包括:复位晶体管T3;其中,该复位晶体管T3的源极连接重置信号线VGH,漏极连接发光二极管D1的阴极,栅极连接复位信号线DN。此时,当复位信号线DN所输入的重置信号为低电平信号时,复位晶体管T3打开,这样一来,重置信号线VGH所写入的重置信号被传输至发光二极管D1的阴极,对发光二极管D1进行重置,使之不进行发光;其中,重置信号线VGH所写入的重置信号的电压值应大于等于第一电源电压端VDD所接收的第一电源电压,以保证在重置的阶段发光二极管D1反偏不发光,实现重置。

[0057] 当然,在本实施例的像素电路中还包括用以提供第一电源电压的第一电源电压端VDD,该第一电源电压端VDD连接发光二极管D1的阳极;其中,在本实施例中只要保证第一电源电压端VDD所接收的第一电源电压大于第二电源电压端VSS所接收的第二电源电压,发光二极管D1即可实现发光。

[0058] 实施例2:

[0059] 结合图2所示,本实施例提供一种像素电路,包括:开关晶体管T1、发光控制晶体管T2、复位晶体管T3、发光二极管D1;其中,开关晶体管T1的源极连接显示信号线DP,漏极连接发光二极管D1的阴极,栅极连接扫描线Gate;发光控制晶体管T2的源极连接发光二极管D1的阴极,漏极连接第二电源电压端VSS,栅极连接开关晶体管T1的漏极;复位晶体管T3的源

极连接重置信号线VGH,漏极连接发光二极管D1的阴极,栅极连接复位信号线DN;发光二极管D1的源极连接第一电源电压端VDD,漏极连接发光控制晶体管T2的阳极和复位晶体管T3的漏极。

[0060] 由于本实施例中的像素电路中增加了开关晶体管T1、发光控制晶体管T2、复位晶体管T3、发光二极管D1,因此将本实施例中的像素电路应用至显示面板中时,可以将位于同一行的像素电路中的开关晶体管T1的栅极连接同一条扫描线Gate,将位于同一列的像素电路的开关晶体管T1的源极连接同一条显示信号线DP,将位于同一行的像素电路中的复位晶体管T3的栅极连接同一条复位信号线DN,位于同一列的像素电路中的复位晶体管T3的源极连接同一条重置信号线VGH。这样一来,通过对扫描线Gate逐行输入扫描信号,控制位于同一行的像素电路中的开关晶体管T1的打开,再根据写入至显示信号线DP上的显示信号控制与之连接像素电路中的发光二极管D1的显示状态。同理,可以通过对复位信号线DN逐行输入复位信号,控制位于同一行的复位晶体管T3打开,再根据重置信号线VGH上写入的重置信号对发光二极管D1进行重置,使之不进行发光。较现有的显示面板中的发光二极管D1的驱动而言,将本实施例中的像素电路应用至显示面板中可以减少布线,从而可以实现显示面板的窄边框设计,而且还可以将应用本实施例的像素电路的显示面板应用至拼接屏中,实现大尺寸高分辨率的面板。

[0061] 对于上述像素电路,本实施例中还提供对该像素电路进行驱动的方法,具体的,结合图2和3所示,该驱动方法可以包括如下步骤:

[0062] 复位阶段(T1):给复位信号线DN写入低电平信号,复位晶体管T3打开,重置信号线VGH所写入的高电平信号被传输至发光二极管D1的阴极,此时所写入的高电平信号大于发光二极管D1阳极上被施加的第一电源电压,以使发光二极管D1不进行发光。

[0063] 发光阶段(T2):给扫描线Gate写入低电平信号,开关晶体管T1打开,显示信号线DP所写入的低电平信号被传输至发光控制晶体管T2的栅极,此时发光控制晶体管T2打开,第二电源电压端VSS上的第二电源电压被传输至发光二极管D1的阴极,这样一来,发光二极管D1在第一电源电压和第二电源电压的压差的控制下进行发光。

[0064] 其中,对于发光二极管D1的不同灰阶的实现则是,控制在发光阶段显示信号线DP所写入的低电平信号的脉冲宽度,也即显示信号的有效时间,如下述表一所示,有效显示时间与灰阶的对应关系(时间单位为 μm)。对于发光二极管D1的L0灰阶的实现则可以控制在发光阶段显示信号线DP所写入的显示信号为高电平即可,这样一来,发光控制晶体管T2关断,同时,控制复位信号线DN写入低电平信号,复位晶体管T3打开,重置信号线VGH写入的高电平信号传输至发光二极管D1的阴极,发光二极管D1反偏不进行发光。

[0065]

灰阶	时间	灰阶	时间	灰阶	时间	灰阶	时间	灰阶	时间	灰阶	时间	灰阶	时间	灰阶	时间
1	0.01	33	24.51	65	108.90	97	262.73	129	491.94	161	801.00	193	1193.55	225	1672.70
2	0.05	34	26.17	66	112.62	98	268.73	130	500.37	162	811.99	194	1207.20	226	1689.10
3	0.13	35	27.90	67	116.41	99	274.80	131	508.88	163	823.06	195	1220.93	227	1705.58
4	0.24	36	29.68	68	120.26	100	280.94	132	517.46	164	834.20	196	1234.75	228	1722.16
5	0.39	37	31.53	69	124.19	101	287.16	133	526.13	165	845.44	197	1248.65	229	1738.82
6	0.58	38	33.43	70	128.18	102	293.45	134	534.87	166	856.75	198	1262.64	230	1755.57
7	0.81	39	35.40	71	132.25	103	299.82	135	543.69	167	868.15	199	1276.71	231	1772.40
8	1.08	40	37.42	72	136.38	104	306.26	136	552.59	168	879.62	200	1290.87	232	1789.33
9	1.41	41	39.51	73	140.58	105	312.78	137	561.57	169	891.18	201	1305.11	233	1806.34
10	1.77	42	41.66	74	144.85	106	319.37	138	570.62	170	902.83	202	1319.44	234	1823.44
11	2.19	43	43.88	75	149.19	107	326.03	139	579.76	171	914.55	203	1333.85	235	1840.63
12	2.65	44	46.15	76	153.61	108	332.77	140	588.98	172	926.36	204	1348.35	236	1857.90
13	3.16	45	48.49	77	158.09	109	339.59	141	598.27	173	938.25	205	1362.93	237	1875.26
14	3.72	46	50.90	78	162.64	110	346.48	142	607.65	174	950.22	206	1377.60	238	1892.72
15	4.33	47	53.36	79	167.26	111	353.45	143	617.10	175	962.28	207	1392.36	239	1910.26
16	4.99	48	55.89	80	171.95	112	360.49	144	626.63	176	974.42	208	1407.20	240	1927.88
17	5.70	49	58.49	81	176.72	113	367.61	145	636.25	177	986.64	209	1422.13	241	1945.60
18	6.46	50	61.14	82	181.55	114	374.81	146	645.94	178	998.94	210	1437.14	242	1963.41
19	7.28	51	63.87	83	186.46	115	382.08	147	655.71	179	1011.33	211	1452.24	243	1981.30
20	8.14	52	66.65	84	191.44	116	389.42	148	665.57	180	1023.80	212	1467.42	244	1999.28
21	9.07	53	69.51	85	196.49	117	396.85	149	675.50	181	1036.36	213	1482.69	245	2017.35
22	10.04	54	72.42	86	201.61	118	404.35	150	685.51	182	1048.99	214	1498.05	246	2035.51
23	11.08	55	75.41	87	206.80	119	411.93	151	695.61	183	1061.72	215	1513.49	247	2053.76
24	12.16	56	78.46	88	212.07	120	419.58	152	705.78	184	1074.52	216	1529.02	248	2072.10
25	13.31	57	81.57	89	217.41	121	427.31	153	716.04	185	1087.41	217	1544.64	249	2090.52
26	14.51	58	84.75	90	222.82	122	435.12	154	726.38	186	1100.38	218	1560.34	250	2109.04
27	15.76	59	88.00	91	228.30	123	443.00	155	736.79	187	1113.44	219	1576.13	251	2127.64
28	17.08	60	91.32	92	233.86	124	450.97	156	747.29	188	1126.58	220	1592.01	252	2146.33
29	18.45	61	94.70	93	239.49	125	459.01	157	757.87	189	1139.81	221	1607.97	253	2165.12
30	19.87	62	98.15	94	245.19	126	467.12	158	768.53	190	1153.12	222	1624.02	254	2183.99
31	21.36	63	101.66	95	250.96	127	475.32	159	779.27	191	1166.51	223	1640.16	255	2202.95
32	22.91	64	105.25	96	256.81	128	483.59	160	790.10	192	1179.99	224	1656.39	256	2222.00

[0066] 表一

[0067] 实施例3:

[0068] 如图4所示,本实施例提供了一种显示面板,包括多条显示信号线(DP1-DPm)、多条复位信号线(DN1-DNn)、多条扫描线(Gate1-Gaten);其中,多条显示信号线(DP1-DPm)和多条扫描线(Gate1-Gaten)交叉设置,在交叉位置处设置有像素电路;像素电路可以是实施例1或2中的像素电路。其中,位于同一行的像素电路中的开关单元1连接同一条扫描线Gate,位于同一列的像素电路的开关单元1连接同一条显示信号线DP。

[0069] 由于本实施例的显示面板中,位于同一行的像素电路中的开关单元1连接同一条扫描线Gate,位于同一列的像素电路的开关单元1连接同一条显示信号线DP,这样一来,通

通过对扫描线Gate逐行输入扫描信号,控制位于同一行的像素电路中的开关单元1的打开,再根据写入至显示信号线DP上的显示信号控制与之连接像素电路中的发光二极管D1的显示状态。较现有的显示面板中的发光二极管D1的驱动而言,将本实施例中的像素电路应用至显示面板中可以减少布线,从而可以实现显示面板的窄边框设计。

[0070] 当本实施例中显示面板中像素电路中还包括复位单元3时,将位于同一行的像素电路中的复位单元3连接同一条复位信号线DN,位于同一列的像素电路中的复位单元3连接同一条重置信号线VGH。这样一来,可以通过对复位信号线DN逐行输入复位信号,控制位于同一行的复位单元3打开,再根据重置信号线VGH上写入的重置信号对发光二极管D1进行重置,使之不进行发光。该种方式同样可以减少面板中的布线。

[0071] 如图5所示,图5示意出了图4所示的显示面板的工作时序图;其中,对于每个像素电路的工作原理,与实施例2中给出的像素电路的工作原理是一致的。而从图5中可以看出的是,在本行像素电路处于发光阶段时,下一行像素电路则处于复位阶段,这样一来,本行像素电路发光阶段结束,下一行像素电路则开始进行发光,该种驱动方式使得整个显示面板的工作时序紧凑,可以有效的提高显示面板的刷新频率,提高显示面板的显示效果。

[0072] 其中,图5中所示意的各条的显示信号线DP上所施加的显示信号,只是为了示意出位于同一列的像素电路在发光阶段所加载的电压可能是不同,也即对于不同发光二极管D1的灰阶可能是不同的,而实现不同灰阶的是通过控制在发光阶段显示信号线DP所写入的低电平信号的脉冲宽度,也即显示信号的有效时间。

[0073] 实施例4:

[0074] 本实施例提供了一种拼接屏,该拼接屏由多个实施例3中的显示面板拼接形成,因此可以实现大尺寸高分辨率的面板。

[0075] 当然本实施例中该拼接屏可以包括:OLED面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0076] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

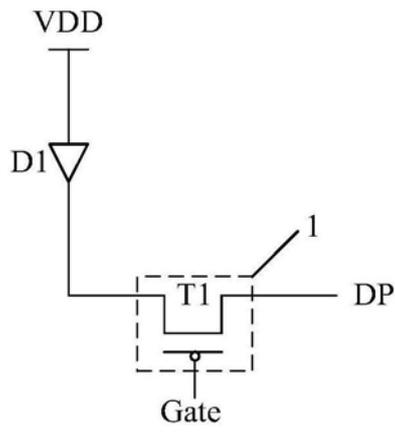


图1

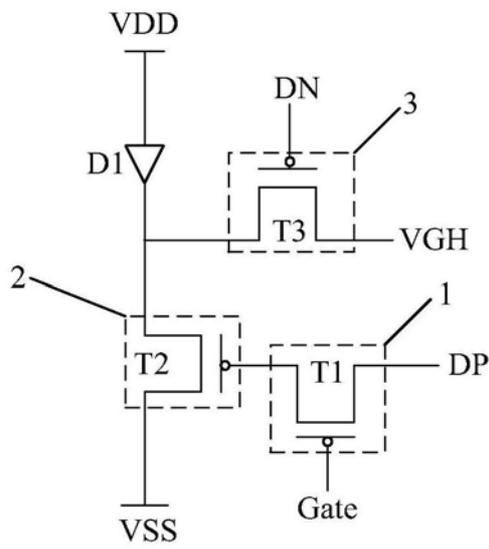


图2

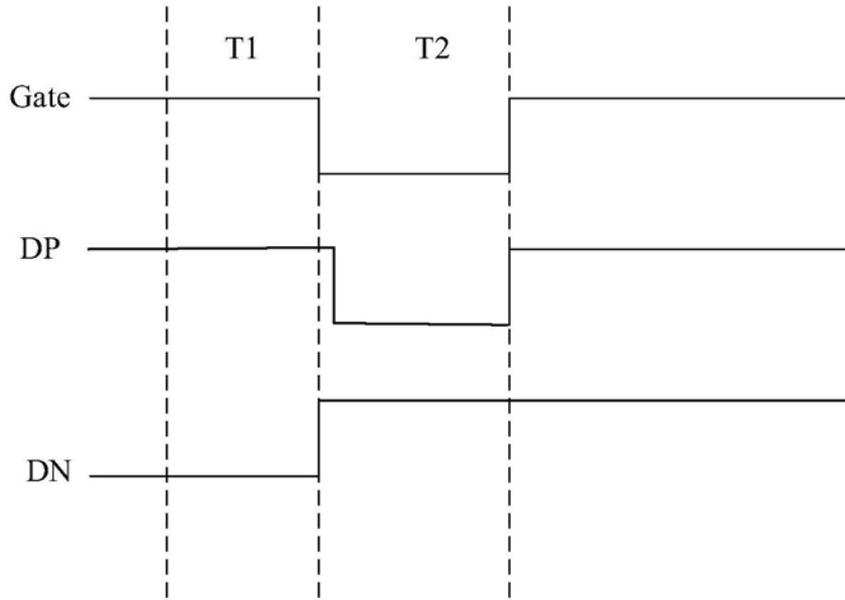


图3

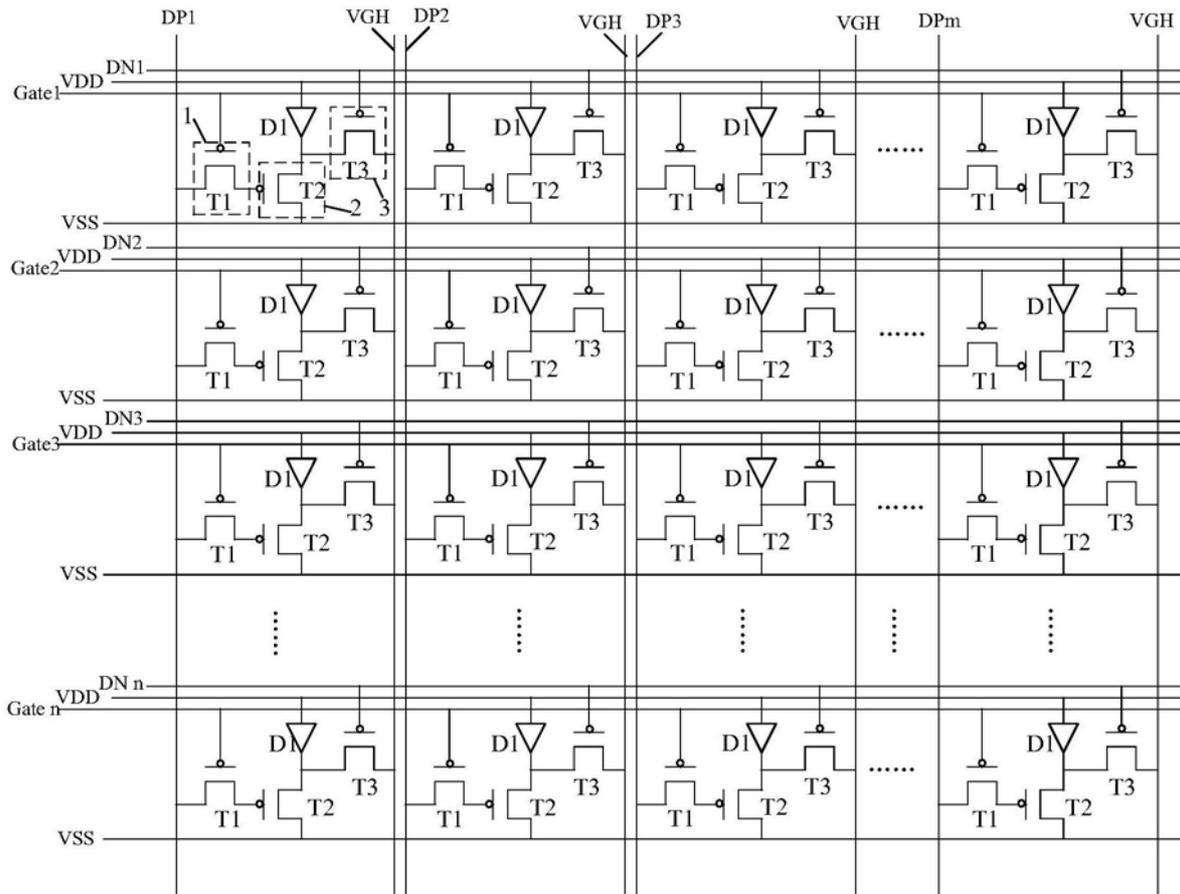


图4

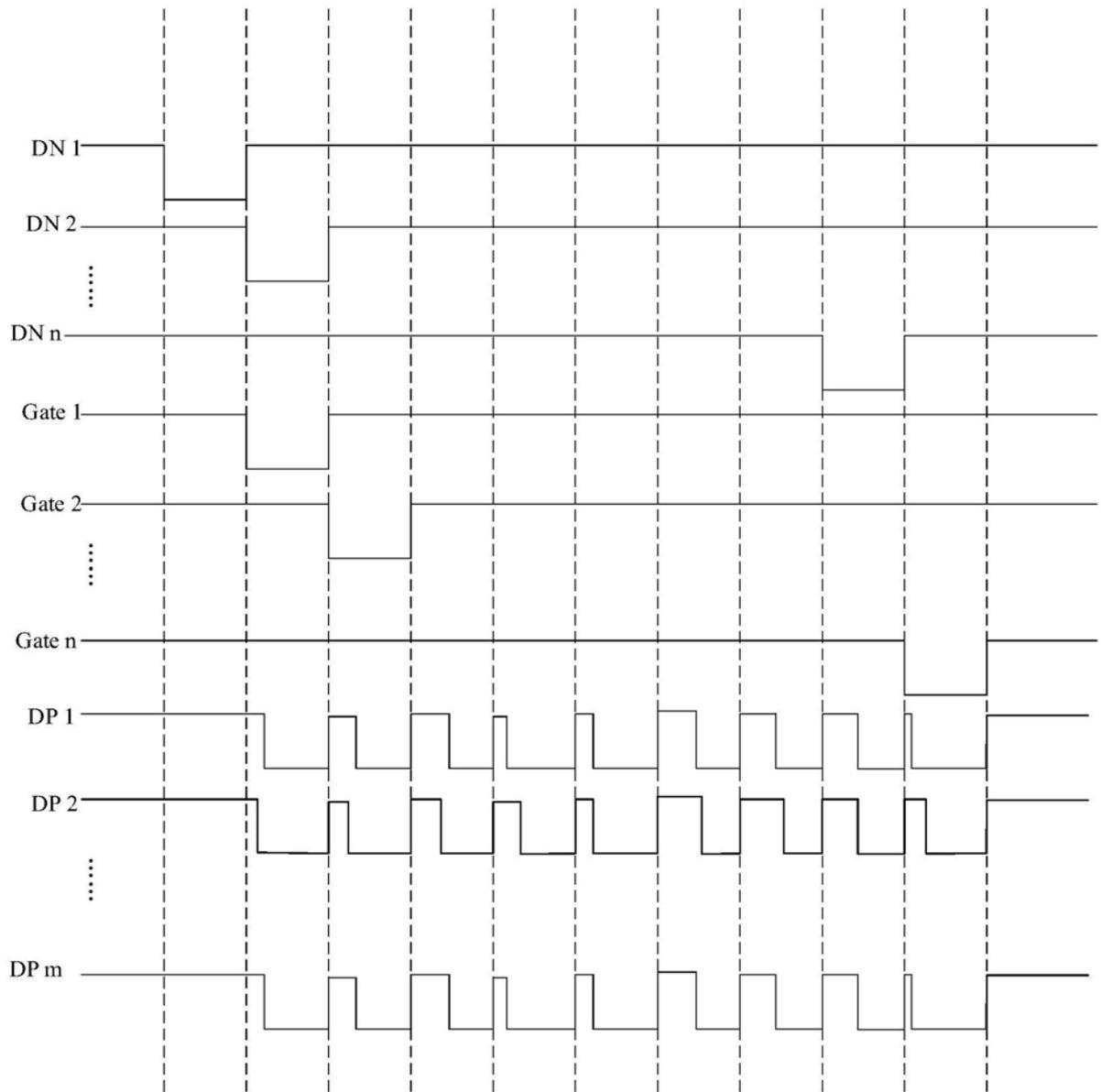


图5

专利名称(译)	像素电路及其驱动方法、显示面板、拼接屏		
公开(公告)号	CN108877645A	公开(公告)日	2018-11-23
申请号	CN201810820707.5	申请日	2018-07-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	玄明花 岳晗 杨明 丛宁 陈小川		
发明人	玄明花 岳晗 杨明 丛宁 陈小川		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32 G09G3/2011 G09G3/2014 G09G2300/026 G09G2300/0809 G09G2300/0819 G09G2320/064 G09G2300/0426		
代理人(译)	柴亮 张天舒		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及其驱动方法、显示面板、拼接屏，属于显示技术领域。本发明的像素电路，包括：开关单元和发光二极管；其中，所述发光二极管具有接收第一电源电压的第一极，以及接收第二电源电压的第二极；所述开关单元响应于扫描信号，通过显示信号控制所述发光二极管的发光状态。较现有的显示面板中的发光二极管的驱动而言，将本发明中的像素电路应用至显示面板中可以减少布线，从而可以实现显示面板的窄边框设计，而且还可以将应用本发明的像素电路的显示面板应用至拼接屏中，实现大尺寸高分辨率的面板。

